



Toulouse, France  
27-29 juin 2018

Session invitée

## Simulation à événements discrets et respect de la contrainte temps réel

### Organisée par

- Clément Foucher, LAAS-CNRS, Université de Toulouse, UPS, [clement.foucher@laas.fr](mailto:clement.foucher@laas.fr)
- Vincent Albert, LAAS-CNRS, Université de Toulouse, UPS, [vincent.albert@laas.fr](mailto:vincent.albert@laas.fr)

### Résumé

L'accélération de la simulation a de tout temps été centrale dans la conception des simulateurs et des modèles. Or, la simulation à événements discrets est, par nature, difficile à borner. En effet, là où, dans une simulation à temps discret, un calcul de WCET permet de s'assurer du respect des bornes, la simulation à événements discrets utilise par nature des intervalles de temps variables.

De plus, la simulation en temps réel permet, sous certaines conditions, de transposer rapidement un modèle simulé vers un prototype fonctionnel (par exemple par génération de code), permettant d'accélérer le cycle de conception d'un produit. Les simulations à événements discret sont par nature adaptées à certains types de problèmes, mais des contraintes différentes de celles des simulations à temps discret se posent lors du passage au temps réel.

L'objectif de cette session est de permettre une discussion autour du thème de la mise en œuvre de simulateurs et de modèles à événements discrets en temps réel, notamment au travers des architectures de simulateurs et de leur mise en œuvre sur des CPU ou des accélérateurs de type FPGA ou GPU.

### Liste de thèmes abordés

- Simulation à événements discrets,
- Simulation en temps réel,
- Architecture des simulateurs,
- Accélération matérielle (FPGA, ASIC, GPU),
- ...

### Mots clefs

Événements discrets, DEVS, temps réel, architecture des simulateurs, accélérateurs matériels, génération automatique de prototypes